

明 細 書

表面実装型部品

技術分野

- [0001] 本発明は、プリント基板等のマザーボード上にハンダ付け等によって表面実装される表面実装型部品に関し、更に詳しくは、マザーボードとの接合状態を目視で外観検査できる表面実装型部品に関する。

背景技術

- [0002] 従来のこの種の表面実装型部品は、例えば図16～図19に示すように構成されている。図16は、基板の側面に側面電極33がある表面実装型部品30を、マザーボード32(部品実装基板)にハンダ付けにより実装した状態を示す斜視図である。図17は、図16に示す仮想切断線B-Bで切断したと想定した断面図である。このような表面実装型部品30を実装するマザーボード32側のランド電極34は、一般的には、表面実装型部品30の側面から外側に幅aだけ露出するように形成される。このようにランド電極34を意図的に側面から外側へ露出させることによって表面実装型部品30の側面に厚みのあるハンダ35を形成するようにし、表面実装型部品30の剥離強度を高めるようにしている。
- [0003] 一方、図18は、基板の底面に端子電極37がある表面実装型部品31を、マザーボード32にハンダ付けにより実装した状態を示す斜視図である。例えば、特許文献1に示すようなBGA(Ball Grid Array)構造の外部接続電極を有する表面実装型部品がこれに当たる。図19は、図18に示す仮想切断線C-Cで切断したと想定した断面図である。このような表面実装型部品31を実装するマザーボード32側のランド電極34は、一般的には、表面実装型部品31の側面から外側へ露出しないよう内側に配置されている。これによって、ハンダ35が表面実装型部品31の側面から外側にはみ出すことがなく、マザーボード32の実装密度を向上させるようにしている。小型化要求の強い近年においては、図18に示すような基板の底面に端子電極を有するタイプの表面実装型部品が注目されている。
- [0004] このような2つのタイプの電子部品等の表面実装型部品は、共に、マザーボード実

装後にハンダ付け性を確認するため外観検査が行なわれる。図16に示すタイプの表面実装型部品30の場合には、ハンダ35は表面実装型部品30の外側に形成されるため、目視36による外観検査を行うことができるが、図18に示すタイプの表面実装型部品31の場合には、ハンダ35が表面実装型部品31とマザーボード32の幅狭の隙間に形成されているため、目視による外観検査を実質的に行うことができないという課題があった。そこで特許文献2に記載ではX線透過による外観検査方法が提案されている。

[0005] 特許文献1:特開平08-250620号公報

特許文献2:特開平10-170455号公報

発明の開示

発明が解決しようとする課題

[0006] しかしながら、図18に示すタイプの表面実装型部品31の外観検査を行う場合に、特許文献2に記載の外観検査方法を適用できたとしても、X線透過による外観検査では透過装置自体が高価であるため、実際の製造現場ではコスト的に容易に導入できないという課題があった。

[0007] 本発明は、前記課題を解決するためになされたもので、厚みのあるハンダフィレット等が表面実装型部品の外表面に形成されてなくても、また、特別の透過装置を用いなくても、表面実装型部品のハンダ付け性等の接合状態の外観検査を目視によって簡単に行うことができる表面実装型部品を提供することを目的としている。

課題を解決するための手段

[0008] 本発明の請求項1に記載の表面実装型部品は、第1の主面、第2の主面及びこれら第1、第2の主面間をつなぐ側面を有する基板と、前記第1の主面に設けられた端子電極と、この端子電極から連続して前記側面に延設され且つ前記端子電極の幅寸法より小さな幅寸法に形成された第1の外観検査用導体と、を有することを特徴とするものである。

[0009] また、本発明の請求項2に記載の表面実装型部品は、請求項1に記載の発明において、前記基板の側面には、前記第1の外観検査用導体の延設端から連続する第2の外観検査用導体が形成されていることを特徴とするものである。

- [0010] また、本発明の請求項3に記載の表面実装型部品は、請求項1または請求項2に記載の発明において、前記第1の外観検査用導体の幅寸法が $100\mu\text{m}$ 以下であることを特徴とするものである。
- [0011] また、本発明の請求項4に記載の表面実装型部品は、請求項1〜請求項3のいずれか1項に記載の発明において、前記第1の外観検査用導体は、前記端子電極から前記基板の内部へ延設されていることを特徴とするものである。
- [0012] また、本発明の請求項5に記載の表面実装型部品は、請求項1〜4のいずれか1項に記載の発明において、1つの前記端子電極に対し、少なくとも2つの前記第1の外観検査用導体が連続的に形成されていることを特徴とするものである。
- [0013] また、本発明の請求項6に記載の表面実装型部品は、請求項5に記載の発明において、少なくとも2つの前記第1の外観検査用導体がそれぞれ前記端子電極の両端部に連続的に形成されていることを特徴とするものである。
- [0014] 而して、本発明の表面実装型部品は、上述したように、第1の主面、第2の主面及びこれら第1、第2の主面間をつなぐ側面を有する基板と、前記第1の主面に設けられた端子電極と、この端子電極から連続して前記側面に延設され且つ前記端子電極の幅寸法より小さな幅寸法を有する第1の外観検査用導体と、を有するものである。
- [0015] 即ち、この表面実装型部品は、第1の主面（即ち、実装面）に設けられた端子電極がプリント基板等のマザーボードの表面に設けられたランド電極に対してハンダ等の接合材を介して接続される。第1の外観検査用導体が端子電極から延設されて連続的に形成されているため、表面実装型部品をマザーボードに対して接合する際に、接合材が実装面の端子電極とランド電極との間から側面の第1の外観検査用導体に沿って濡れ上がるため、第1の外観検査用導体において濡れ上がった接合材の有無を目視で確認することができ、表面実装型部品の接合状態の外観検査を容易に実施することができる。
- [0016] また、第1の外観検査用導体の幅寸法は、実装面に設けられる端子電極の幅寸法よりも小さく、特に、 $1/3$ 以下に形成されているため、第1の外観検査用導体でのハンダ等の接合材の濡れ上がり量を最小限に抑えることができ、しかも端子電極から濡

れ上がる寸法を大きくすることができる。第1の外観検査用導体の幅寸法としては、例えば $100\ \mu\text{m}$ 以下が好ましく、 $80\ \mu\text{m}$ 以下がより好ましい。第1の外観検査用導体の幅寸法が $100\ \mu\text{m}$ 以下では、いわゆる毛細管現象によってハンダ等の接合材の濡れ上がる量を大きくすることができる。

[0017] 第2の外観検査用導体は、基板の側面に沿って第1の外観検査用導体の延設端から連続して形成され、更に、第1の外観検査用導体の幅方向に拡張して形成されていることが好ましい。第2の外観検査用導体は第1の外観検査用導体の幅よりも延びているため、第1の外観検査用導体を濡れ上がった接合材が更に第2の外観検査用導体に従って幅方向に拡張して濡れ広かって濡れ上がった接合材をより確実に目視することができる。

[0018] また、第1の外観検査用導体は、基板の底面に配置された端子電極の少なくとも一端が基板内部へ連続して延設され、延設端が基板内部に位置していることが好ましい。そして、端子電極と第1の外観検査用導体との連続する端面が基板の側面の一部として露呈している。第1の外観検査用導体は、端子電極の両端が基板底面から基板内部にそれぞれ延設されたものであっても良い。この場合には端子電極の両端に2つの第1の外観検査用導体が形成されていることになる。

[0019] 前記基板は、特に制限されないが、例えば複数の絶縁体層を積層してなる多層基板が好ましい。絶縁体層は、例えばセラミック層、あるいはエポキシ樹脂等からなる樹脂層によって形成することができる。絶縁層がセラミック層である場合には、セラミック層は、低温焼成セラミック(LTCC: Low Temperature Co-fired Ceramic)材料を焼成してなるものが好ましい。低温焼成セラミック材料は、 1000°C 以下の温度で焼結可能であって、比抵抗の小さな銀や銅等と同時焼成が可能なセラミック材料である。低温焼成セラミック材料としては、例えば、アルミナやフォスフェイト等のセラミック粉末にホウ珪酸系ガラスを混合してなるガラス複合系LTCC材料、 $\text{ZnO}-\text{MgO}-\text{Al}_2\text{O}_3-\text{SiO}_2$ 系の結晶化ガラスを用いた結晶化ガラス系LTCC材料、 $\text{BaO}-\text{Al}_2\text{O}_3-\text{SiO}_2$ 系セラミック粉末や $\text{Al}_2\text{O}_3-\text{CaO}-\text{SiO}_2-\text{MgO}-\text{B}_2\text{O}_3$ 系セラミック粉末等を用いた非ガラス系LTCC材料等を挙げることができる。

[0020] また、前記端子電極としては、絶縁体層が樹脂層の場合には例えば銅箔等の金属

箔が好適に用いられ、絶縁体層が低温焼成セラミック材料からなるセラミック層の場合には例えば銀や銅等を主成分とする導電性ペーストが好適に用いられる。

発明の効果

- [0021] 本発明の請求項1ー請求項6に記載の発明によれば、厚みのあるハンダフィレット等が表面実装型部品の外表面に形成されてなくても、また、特別の透過装置を用いなくても、表面実装型部品のハンダ付け性等の接合状態の外観検査を目視によって簡単に行うことができる表面実装型部品を提供することができる。

発明の実施の形態

- [0022] 以下、図1ー図15を参照しながら本発明の表面実装型部品を望ましい実施例について説明する。

実施例 1

- [0023] 図1は、本実施例の表面実装型部品を透視した状態を示す斜視図である。本実施例の表面実装型部品1は、例えば厚み100 μ mのセラミック層11が3枚積層された、第1の主面、第2の主面及びこれらの第1、第2の主面間をつなぐ4つの側面を備えた矩形状のセラミック多層基板を素体とするものである。
- [0024] そして、セラミック多層基板の第1主面(底面)には端子電極13が形成され、また、セラミック多層基板の4側面のうち、少なくとも1つの側面に底面に対しほぼ垂直に立ち上がる第1の外観検査用導体12が形成されている。第1の外観検査用導体12は、端子電極13から側面に沿って延設され、端子電極13と最下層のセラミック層の底面と側面の間の稜線部近傍で連続的に形成されている。
- [0025] 第1の外観検査用導体12は、その幅14のサイズが80 μ mと狭幅に形成されている。その高さは、セラミック層一層分の厚みと同じで、100 μ mの高さである。また、端子電極の幅(第1の外観検査用導体12の幅方向と同一方向の幅)は240 μ mであり、第1の外観検査用導体12及び端子電極13の表面には無電解メッキ法を用いてAuメッキ膜が形成されており、ハンダが濡れ易い状態にしてある。端子電極13の幅寸法は、高密度に配置しつつ、マザーボードへの十分な接続信頼性を確保するため、100 μ mー1.5mmが好ましく、200 μ mー700 μ mがより好ましい。
- [0026] 図2は、図1に示す表面実装型部品1をマザーボード15上に実装する直前の状態

を表した斜視図である。マザーボード15のランド電極16の表面にもAuメッキ膜が形成されており、更にハンダ膜17が印刷されている。このような状態のマザーボード15に、表面実装型部品1を位置合わせしてから全体を加熱し、ランド電極16上のハンダ膜17を溶融させ、表面実装型部品1の端子電極13をマザーボード15のランド電極16に接続することにより、表面実装型部品1をマザーボード15に実装する。この際、ランド電極16が表面実装型部品1の側面からはみ出さないように、表面実装型部品1の側面とランド電極16の端縁とを合わせて表面実装型部品1を実装する。

[0027] 図3は、実装後の表面実装型部品1とマザーボード15を図2の仮想切断線A-A線で切断した状態の断面図である。ハンダ膜17は、図3に示すように、セラミック多層基板の底面と側面とを結ぶ稜線を横切って第1の外観検査用導体12の上端部付近にまで薄く濡れ上がる。即ち、第1の外観検査用導体12は一般的な側面電極とは異なり、幅14の寸法が $100\mu\text{m}$ で高さも $100\mu\text{m}$ の狭小サイズのものであるため、端子電極13を接続するための最小限の量のハンダ膜17が印刷されているだけでも外観検査用導体12の上端部付近にまで濡れ上がることになる。

[0028] 図4は、第1の外観検査用導体12が形成されている側面から実装後の表面実装型部品1を目視した時の拡大図である。図4に示すように、ハンダ膜17は、端子電極13側からセラミック多層基板の底面に対し垂直なAuメッキ膜が形成された第1の外観検査用導体12に沿って濡れ上がっている。この際、第1の外観検査用導体12にはAuメッキ膜が形成されて金色を呈し、ハンダ膜17は銀色を呈するため、これら両者の色の違いからハンダ膜17の濡れ上がり状況を識別し易く、ハンダの有無を目視で容易に確認することができる。また、第1の外観検査用導体12はほぼI字型であるため、どの程度の高さまで濡れ上がっているかを容易に判別することができる。外観検査においては、このようにハンダの濡れ上がり状態を確認することにより、ハンダ付け性の程度を推定することができる。

[0029] 尚、本実施例では第1の外観検査用導体12の高さが $100\mu\text{m}$ の場合について説明したが、目視によるハンダ付け外観検査が行なえる程度の高さであればよく、第1の外観検査用導体12の高さ、例えば $5\sim 200\mu\text{m}$ が好ましく、 $20\sim 100\mu\text{m}$ がより好ましい。

[0030] 図5は、本実施例の表面実装型部品の作製手順の一例を示すための斜視図である。以下に図5に沿って作製方法を説明する。

[0031] まず、図5(a)に示すように、セラミックグリーンシート41を用意する。一般的には量産化のため多数個取りできるよう大サイズのセラミックグリーンシートを用意するが、ここでは作製手順の説明を単純化するために、2つの子基板を作製できるサイズのセラミックグリーンシートを用意することとする。

[0032] 次に、図5(b)に示すように、親基板となった時に底面に配置されることになる1枚のセラミックグリーンシート45を用意する。このセラミックグリーンシート45は図5(a)に示すセラミックグリーンシート41と同一の寸法に形成されている。このセラミックグリーンシート45の子基板分割線44となる位置に中心を合わせて直径が $100\mu\text{m}$ 以下の狭小サイズの貫通孔を設ける。この貫通孔に、銀または銅を主成分とするペーストを充填して、充填ビア42を作製する。更に、セラミックグリーンシート45の下面に露出している充填ビア42の充填口を覆うと共に子基板分割線44を跨いで両側均等に延びる端子電極となる導体膜43を印刷する。必要に応じて積層する他のセラミックグリーンシート41にも内部回路層となる導体膜やビア導体を形成する。

[0033] 次に、図5(c)に示すように、セラミックグリーンシート45を最下層に配置し、導体膜43を下面にして、その上面に他のセラミックグリーンシート41を所定の順番で積層し、全体を圧着して親積層体5を作製する。親積層体5は、底面に導体膜43を有していることになる。

[0034] 次に親積層体5を所定の焼成温度で焼成した後、このセラミック焼結体を図5(c)に示す子基板分割線44に沿って2つに分割し、図5(d)に示す子基板を2つ作製する。この分割により狭小サイズの充填ビア42も半分に分断され、子基板の側面に導体面が露出し、この露出した導体面が、表面実装型部品1における第1の外観検査用導体12となる。

[0035] 然る後、子基板(セラミック多層基板)に、半導体デバイスやチップ型積層コンデンサなどの電子部品を実装し、更にこれらの電子部品を金属ケースで被う等などして表面実装型部品1を作製する。この表面実装型部品1をマザーボードに実装する際に、ハンダ膜17が側面の第1の外観検査用導体12を濡れ上がり、この濡れ上がったハ

ンダ膜17を目視することによって表面実装型部品1がマザーボードに実装されたことを確認することができる。従って、本実施例によれば、従来のように厚みのあるハンダフィレット等が表面実装型部品1の外表面に形成されてなくても、また、特別の透過装置を用いなくても、第1の外観検査用導体12を濡れ上がったハンダ膜17を目視することによって表面実装型部品1のハンダ付けによる接合状態の外観検査を簡単に行うことができる。また、本実施例によれば、大きなハンダフィレットを形成する必要がなくなり、表面実装型部品1の実装密度を高めることができる。

実施例 2

- [0036] 図6は、本実施例の表面実装型部品を透視した状態を示す斜視図である。本実施例において実施例1と同一または相当部分には同一符号を附して説明する。本実施例の表面実装型部品2は、第1の外観検査用導体12の他に、第2の外観検査用導体18を有する点に特徴があり、その他は実施例1に準じて構成されている。
- [0037] 即ち、本実施例では、第1の外観検査用導体12の上端の延設端から第2の外観検査用導体18が延設され、この第2の外観検査用導体18はセラミック多層基板の底面に対しほぼ平行な細長形状の導体膜として第1の外観検査用導体12の上端に連続して形成され、第1、第2の外観検査用導体12、18の両者でほぼT字状を呈している。第2の外観検査用導体18の長手方向の寸法は第1の外観検査用導体12の幅寸法よりも大きいことが好ましく、例えば100〜300 μm が好ましい。また、第2の外観検査用導体18の幅寸法(高さ方向の寸法)は3〜50 μm が好ましい。尚、第1の外観検査用導体12の幅と高さは、実施例1と同じサイズに形成されている。
- [0038] 図7は、マザーボード15への実装後の表面実装型部品2を、第1、第2の外観検査用導体12、18が形成されている側面から目視した時の拡大図である。本実施例では、第1、第2の外観検査用導体12、18は、図7に示すように全体でほぼT字型を呈しているため、ハンダ膜17が第1の外観検査用導体12を濡れ上がると、同図に示すように第2の外観検査用導体18の長手方向全長に渡って濡れ広がる。従って、本実施例の場合にはハンダ膜17がT字型に広がるため、実施例1のI字型も場合よりも視覚的に明確にハンダの濡れ上がりの程度を識別することができる。
- [0039] 図8は、本実施例の表面実装型部品の作製手順の一例を示すための斜視図であ

る。以下に図8に沿って作製方法を説明する。

- [0040] まず、図8(a)に示すように、セラミックグリーンシート41を用意する。実施例1の場合と同様、説明の単純化のために、2つの子基板を作製できるサイズのセラミックグリーンシート41を用意することとする。
- [0041] 次に、実施例1と同様、図8(b)に示すように、親基板となった時に底面に配置されることになる1枚のセラミックグリーンシート45に、充填ビア42を作製する。更に、セラミックグリーンシート45の底面に露出している充填ビア42の充填口を覆うと共に子基板分割線44を跨いで両側均等に延びる端子電極となる導体膜43を印刷する。必要に応じて積層する他のセラミックグリーンシート41にも内部回路層となる導体膜やビア導体を形成する。
- [0042] 次に、図8(c)に示すように、1枚のセラミックグリーンシート46に、子基板分割線44を跨いで両側均等に延びる第2の外観検査用導体となる導体膜48を印刷する。子基板分割線方向の導体膜48の幅サイズは、充填ビア42の直径よりも大きく $200\mu\text{m}$ とし、厚みは $10\mu\text{m}$ とする。
- [0043] 更に、実施例1と同様、セラミックグリーンシート45を最下層に配置し、この上にセラミックグリーンシート46を、導体膜48を下面にして積層し、その他のセラミックグリーンシート41を所定の順番に積層し、全体を圧着して、親積層体6を作製する。親積層体6は、図8(d)に示すように、底面に導体膜43を有すると共に最下層のセラミックグリーンシート45の上面に導体膜48を有し、導体膜43と導体膜48とが充填ビア42を介して接続されている。
- [0044] 次に、親積層体6を所定の焼成温度で焼成した後、このセラミック焼結体を図8(d)に示す子基板分割線44に沿って2つに分割し、図8(e)に示す子基板を2つ作製する。この分割により狭小サイズの充填ビア42も半分に分断され、子基板の側面に導体面が露出し、この露出した導体面が、第1、第2の外観検査用導体12、18となる。
- [0045] 然る後、子基板(セラミック多層基板)に、半導体デバイスやチップ型積層コンデンサなどの電子部品を実装し、更にこれらの電子部品を金属ケースで被うなどして表面実装型部品2を作製する。この表面実装型部品2をマザーボードに実装する際に、ハンダ膜17が側面の第1の外観検査用導体12を経由して第2の外観検査用導体18ま

で濡れ上がり、第2の外観検査用導体18で濡れ広がったハンダ膜17により表面実装型部品1がマザーボードに実装されたことを実施例1の場合より明確に確認することができる。

実施例 3

[0046] 図9は、本実施例の表面実装型部品を透視した状態を示す斜視図である。本実施例においても前記各実施例と同一または相当部分には同一符号を附して説明する。

本実施例の表面実装型部品3は、図9に示すように、セラミック多層基板の底面の端子電極13の両端がそれぞれセラミック多層基板の内部へ徐々に上昇して延設され、湾曲した端面が第1の外観検査導体としてセラミック多層基板の側面に露呈している。その他は前記各実施例に準じて構成されている。第1の外観検査用導体12には、実施例1と同様に、Auメッキ膜を形成しておく。その後、この表面実装型部品3を、実施例1で示した図2と同様にマザーボードに実装する。

[0047] 図10は、マザーボード15への実装後の表面実装型部品3を、第1の外観検査用導体12が形成されている側面から目視した時の拡大図である。本実施例では、セラミック多層基板底面に形成された端子電極13の両端からセラミック多層基板内に延設されてセラミック多層基板の側面で露呈する傾斜部分がそれぞれ第1の外観検査用導体12、12として形成されている。このように端子電極13の両端部にそれぞれ第1の外観検査用導体12が連続して形成されていると、表面実装型部品3とマザーボードとの接合性をより確実に確認することができる。本実施例に限らず、第1の外観検査用導体を1つの端子電極13に対して3つ以上、連続的に形成したものであっても良い。

[0048] 図11は、本実施例の表面実装型部品の作製手順の一例を示すための斜視図である。以下に図11に沿って作製方法を説明する。

[0049] まず、図11(a)に示すように、セラミックグリーンシート41を用意する。実施例1の場合と同様、説明の単純化のために、2つの子基板を作製できるサイズのセラミックグリーンシート41を用意することとする。

[0050] 次に、図11(b)に示すように、親基板となった時に底面に配置されることになる1枚のセラミックグリーンシート45に、子基板分割線44を跨いで両側で均等となる位置に

、端子電極となる導体膜43を印刷する。必要に応じて積層する他のセラミックグリーンシート41にも内部回路層となる導体膜やビア導体を形成する。

[0051] 次に、図11(c)に示すように、導体膜43の両端部を埋設するためのセラミックグリーンシート47を用意する。このセラミックグリーンシート47には導体膜43の幅より狭いサイズの穴49を空けておく。

[0052] 次に、図11(d)に示すように、セラミックグリーンシート47を最下層に配置し、この上にセラミックグリーンシート45を積層し、その他のセラミックグリーンシート41を所定の順番に積層する。セラミックグリーンシート45に導体膜43が印刷された面をセラミックグリーンシート47と向かい合うように配置する。この時、導体膜43の両端部はセラミックグリーンシート47と重なることとなる。

[0053] 図12は、図11(d)の時点の親積層体7を子基板分割線44に沿って分割した断面図である。導体膜43の両端部にセラミックグリーンシート47が重なっており、セラミックグリーンシート47の穴49を通して導体膜43の中心部が露出していることを示している。

[0054] 次に、図11(e)に示すように、積層したセラミックグリーンシート全体を圧着する。図13は、図11(e)の時点の圧着後の親積層体7を子基板分割線44に沿って切断した断面図である。セラミックグリーンシート47により導体膜43の両端部が親積層体7の内部に埋設されたことを示している。この時、導体膜43は焼成前であり弾力性を有しているため、ちぎれることなく親積層体7の内部に傾くように形状が変化すると共に他の部分がセラミックグリーンシート47の下面に揃う。

[0055] 次に、実施例1と同様、親積層体7を焼成し、子基板分割線44で2つの子基板に分割し、図9に示すような子基板が作製される。この子基板分割時に導体膜43の端面も基板側面に露出することになるが、この露出した面の内、傾きのある両端部がそれぞれ第1の外観検査用導体12、12となる。

[0056] 然る後、子基板(セラミック多層基板)に、半導体デバイスやチップ型積層コンデンサなどの電子部品を実装し、更にこれらの電子部品を金属ケースで被う等などして表面実装型部品3を作製する。

[0057] 本実施例において第1の外観検査用導体12は、セラミック多層基板底面に対して

完全に垂直ではないが、概ねI字型の形状の導体に属する一例である。即ち、目視による外観検査によって、実施例1の場合と同程度の容易性をもって、ハンダの濡れ上がり程度を識別できる。また、端子電極13とその両端部に連続して形成された2つの第1の外観検査用導体12とは、セラミック多層基板の内部においても電氣的に接続されているため、即ち、第1の外観検査用導体12がセラミック多層基板の底面(第1の主面)に対して平行な方向にセラミック多層基板の内部に向かって延設されているため、端子電極13と第1の外観検査用導体12とが強固に接続され、セラミック多層基板と端子電極13、あるいはセラミック多層基板と第1の外観検査用導体12との接続信頼性を向上させることができる。

実施例 4

- [0058] 図14は、実施例3の変形例で、本実施例の表面実装型部品を透視した状態を示す斜視図である。本実施例の表面実装型部品4の場合には、セラミック多層基板の側面で傾きのある第1の外観検査用導体12の両端部(先端部分)が、セラミック基板の底面に対しほぼ平行に形成されており、この部分が第2の外観検査用導体18を形成している。第1、第2の外観検査用導体12、18には、実施例1と同様にAuメッキ膜を形成しておく。その後、上述の実施例1で示した図2と同様に表面実装型部品4をマザーボード上に実装する。
- [0059] 図15は、マザーボード15への実装後の表面実装型部品4を、第1、第2の外観検査用導体12、18が形成されている側面から目視した時の拡大図である。上述の実施例3における表面実装型部品の製造方法において、導体膜43を適度に大きく形成することによって、図15に示すように全体が均等に傾かず、両端部21が底面にほぼ平行となる第1、第2の外観検査用導体12、18を作製することができる。図10に示す表面実装型部品3と図15に示す表面実装型部品4を比較した場合、図15の第1の外観検査用導体12の形状は横方向(底面に平行な方向)に広がりのある部分があるため、より視覚的に明確にハンダの濡れ上がり程度が識別することができる。
- [0060] 前記各実施例で示した外観検査用導体は、実装基板とハンダ付けされる全ての端子電極に設けられるのが望ましいが、実装に重要な一部の端子電極、例えば表面実装型部品の四隅の端子電極のみに設けても良い。

産業上の利用性

- [0061] 本発明は、マザーボード等の配線基板に実装して用いられる電子部品等の表面実装型部品に対して好適に利用することができる。

図面の簡単な説明

- [0062] [図1]本発明の表面実装型部品の一実施例を示す斜視図である。
- [図2]図1に示す表面実装型部品をマザーボードに実装する直前の状態を示す斜視図である。
- [図3]図1に示す表面実装型部品をマザーボードに実装した後の状態を示す断面図である。
- [図4]図1に示す表面実装型部品をマザーボードに実装した後の表面実装型部品の要部を拡大して示す側面図である。
- [図5](a)～(d)はそれぞれ図1に示す表面実装型部品の作製工程を示す斜視図である。
- [図6]本発明の表面実装型部品の他の実施例を示す斜視図である。
- [図7]図6に示す表面実装型部品をマザーボードに実装した後の表面実装型部品の要部を拡大して示す側面図である。
- [図8](a)～(e)はそれぞれ図6に示す表面実装型部品の作製工程を示す斜視図である。
- [図9]本発明の表面実装型部品の更に他の実施例を示す斜視図である。
- [図10]図9に示す表面実装型部品をマザーボードに実装した後の表面実装型部品の要部を拡大して示す側面図である。
- [図11](a)～(e)はそれぞれ図9に示す表面実装型部品の作製工程を示す斜視図である。
- [図12]図11(d)に示す状態の親積層体を分割線に沿って切断した状態を示す断面図である。
- [図13]図11(e)に示す親積層体を分割線に沿って切断した状態を示す断面図である。
- [図14]本発明の表面実装型部品の更に他の実施例を示す斜視図である。

[図15]図14に示す表面実装型部品をマザーボードに実装した後の表面実装型部品の要部を拡大して示す側面図である。

[図16]従来の側面に電極を有する表面実装型部品をマザーボードに実装した後の状態を示す斜視図である。

[図17]図16に示す表面実装型部品をマザーボードに実装した後の状態を示す断面図である。

[図18]従来の底面に電極を有する表面実装型部品をマザーボードに実装した後の状態を示す斜視図である。

[図19]図18に示す表面実装型部品をマザーボードに実装した後の状態を示す断面図である。

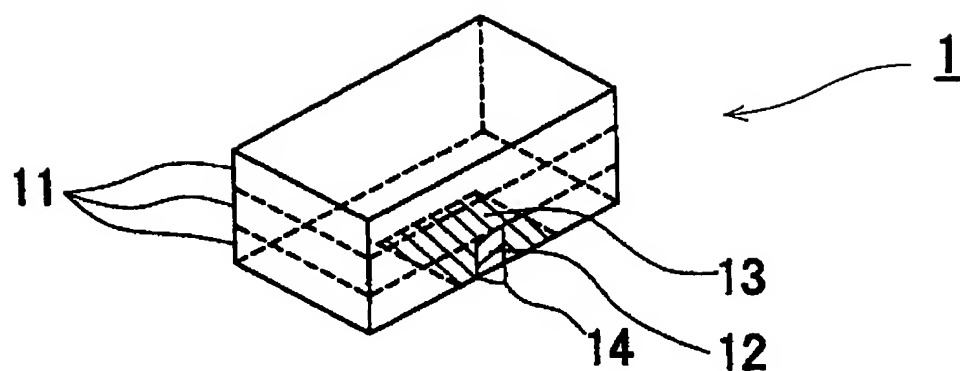
符号の説明

- [0063] 1、2、3、4…表面実装型部品
5、6、7…親積層体
11…セラミック層
12…第1の外観検査用導体
13…端子電極
14…第1の外観検査用導体の幅
15…マザーボード
16…ランド電極
17…ハンダ膜
18…第2の外観検査用導体
21…第1の外観検査用導体の両端部
42…充填ビア
43…(端子電極となる)導体膜
48…(第2の外観検査用導体となる)導体膜

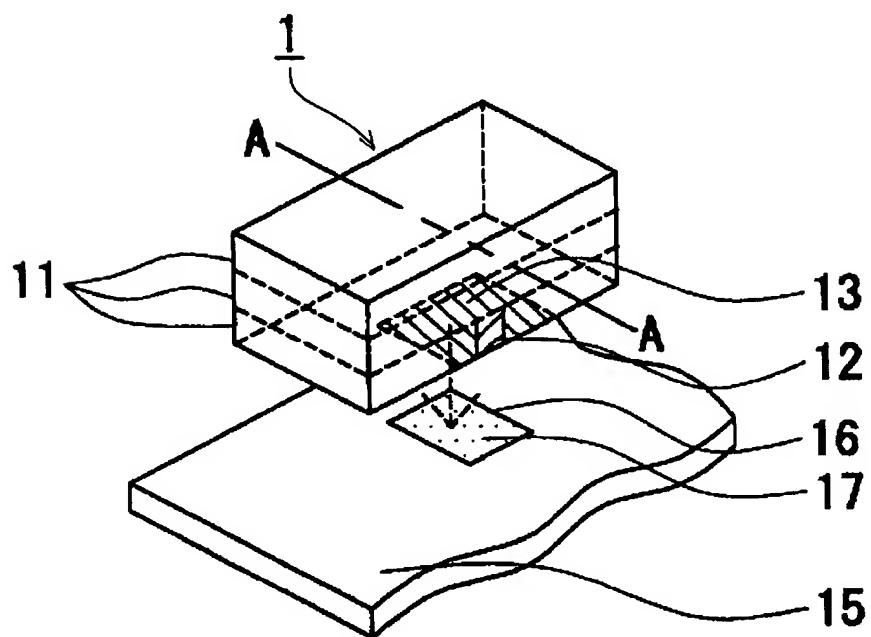
請求の範囲

- [1] 第1の主面、第2の主面及びこれら第1、第2の主面間をつなぐ側面を有する基板と、前記第1の主面に設けられた端子電極と、この端子電極から連続して前記側面に延設され且つ前記端子電極の幅寸法より小さな幅寸法に形成された第1の外観検査用導体と、を有することを特徴とする表面実装型部品。
- [2] 前記基板の側面には、前記第1の外観検査用導体の延設端から連続する第2の外観検査用導体が形成されていることを特徴とする請求項1に記載の表面実装型部品。
- [3] 前記第1の外観検査用導体の幅寸法が $100\mu\text{m}$ 以下であることを特徴とする請求項1または請求項2に記載の表面実装型部品。
- [4] 前記第1の外観検査用導体は、前記端子電極から前記基板の内部へ延設されていることを特徴とする請求項1〜請求項3のいずれか1項に記載の表面実装型部品。
- [5] 1つの前記端子電極に対し、少なくとも2つの前記第1の外観検査用導体が連続的に形成されていることを特徴とする請求項1〜4のいずれか1項に記載の表面実装型部品。
- [6] 少なくとも2つの前記第1の外観検査用導体がそれぞれ前記端子電極の両端部に連続的に形成されていることを特徴とする請求項5に記載の表面実装型部品。

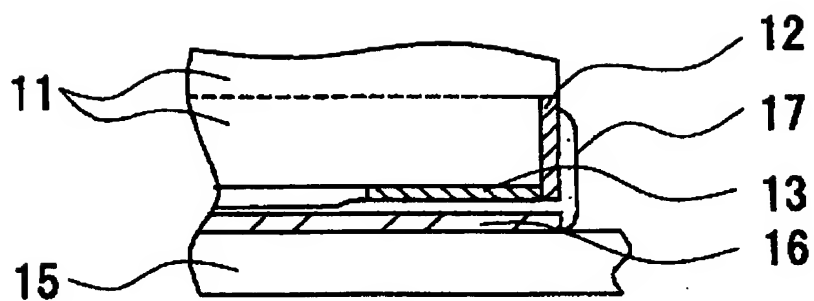
[図1]



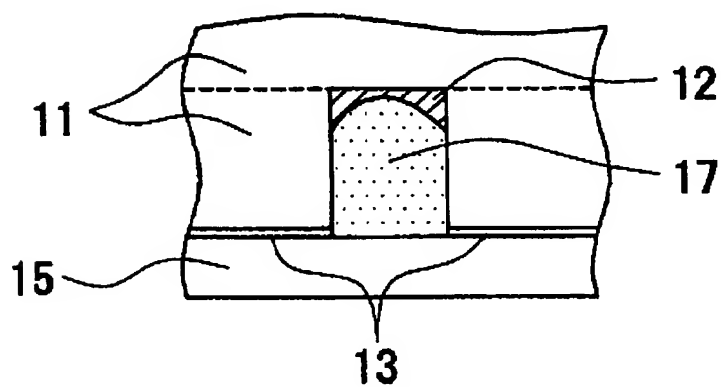
[図2]



[図3]

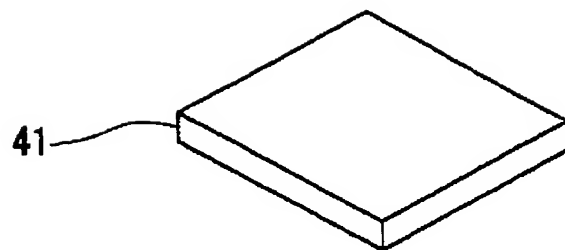


[図4]

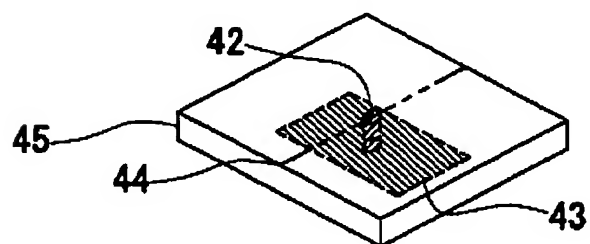


[図5]

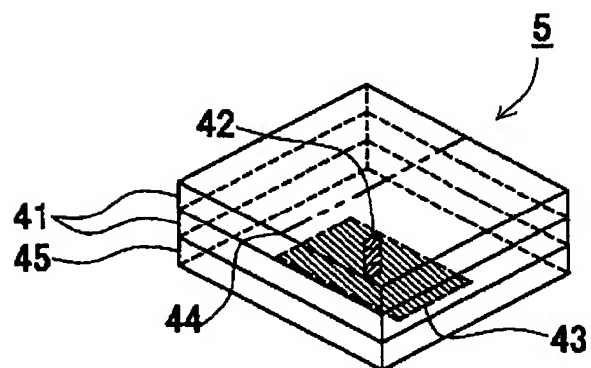
(a)



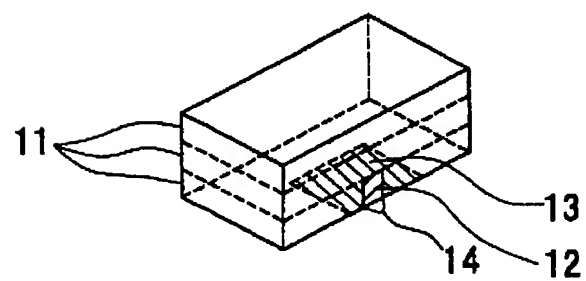
(b)



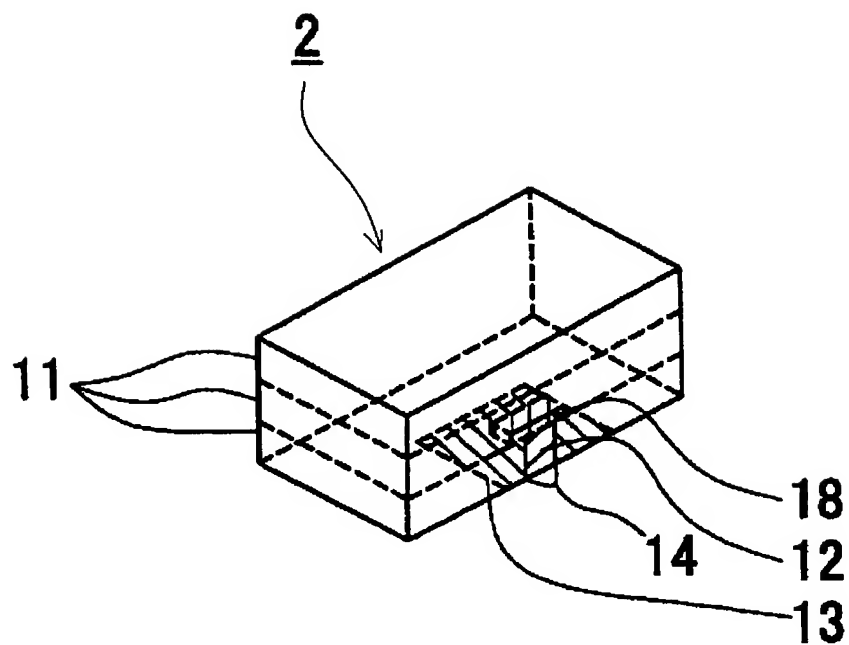
(c)



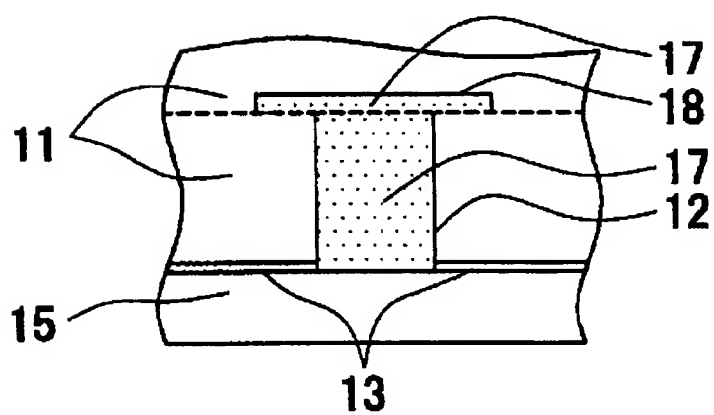
(d)



[図6]

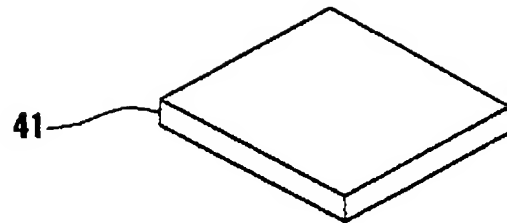


[図7]

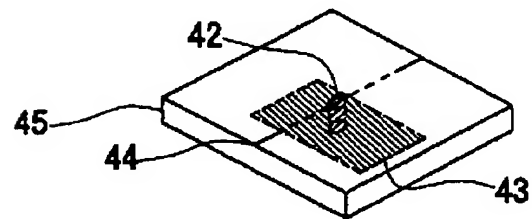


[図8]

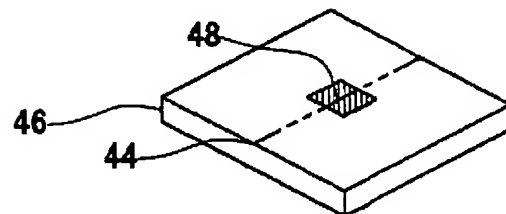
(a)



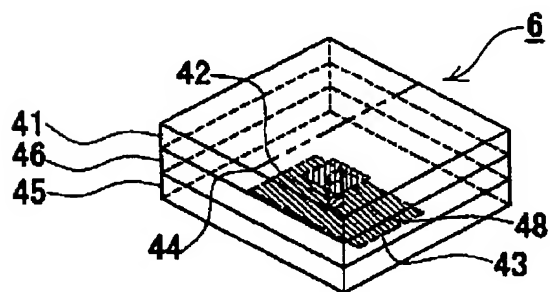
(b)



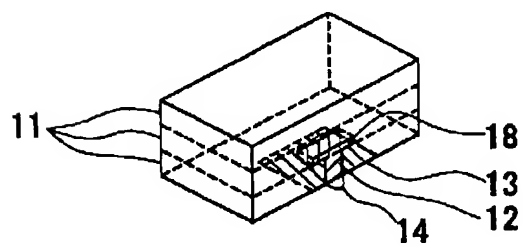
(c)



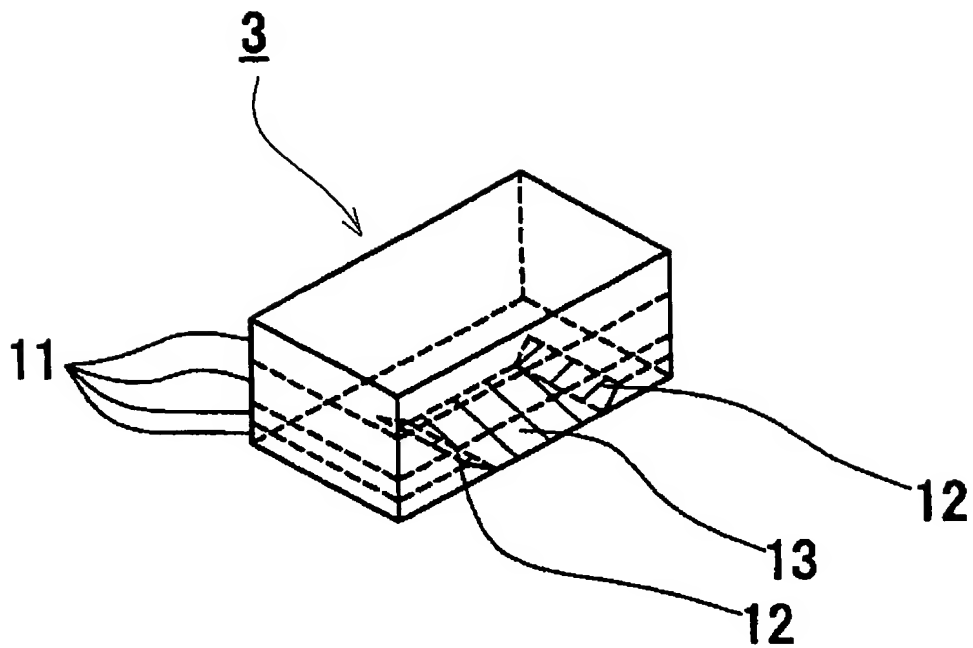
(d)



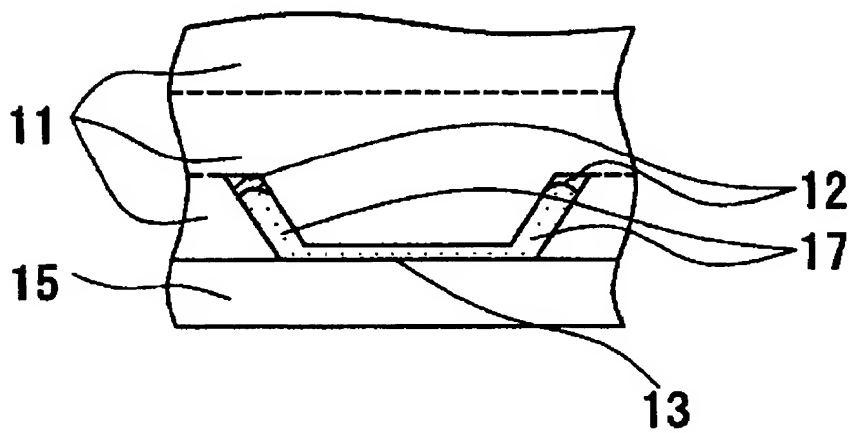
(e)



[図9]

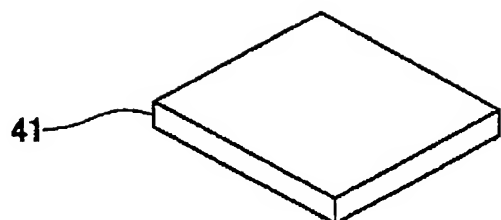


[図10]

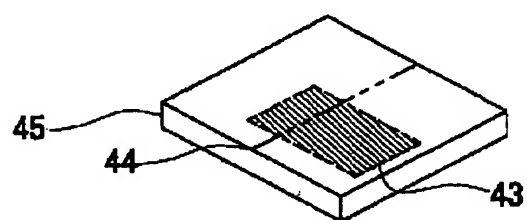


[図11]

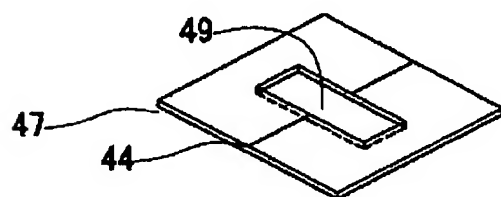
(a)



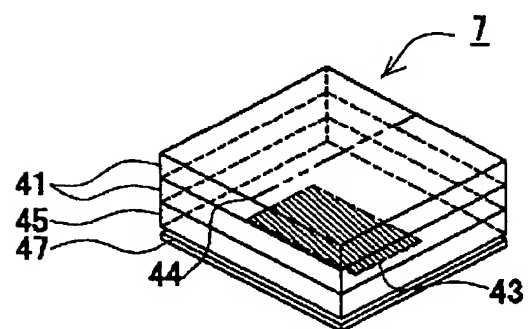
(b)



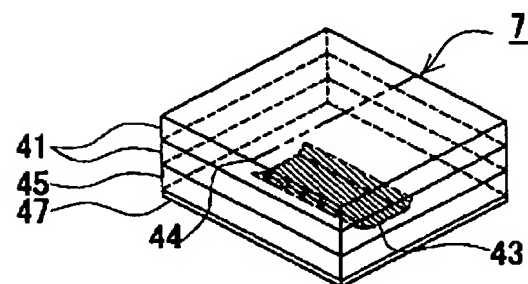
(c)



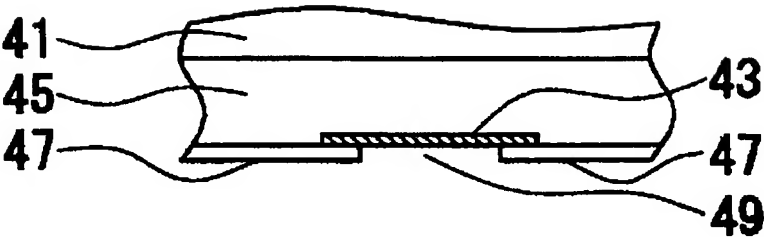
(d)



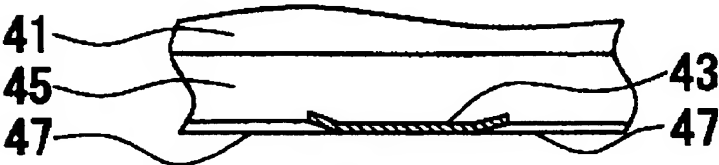
(e)



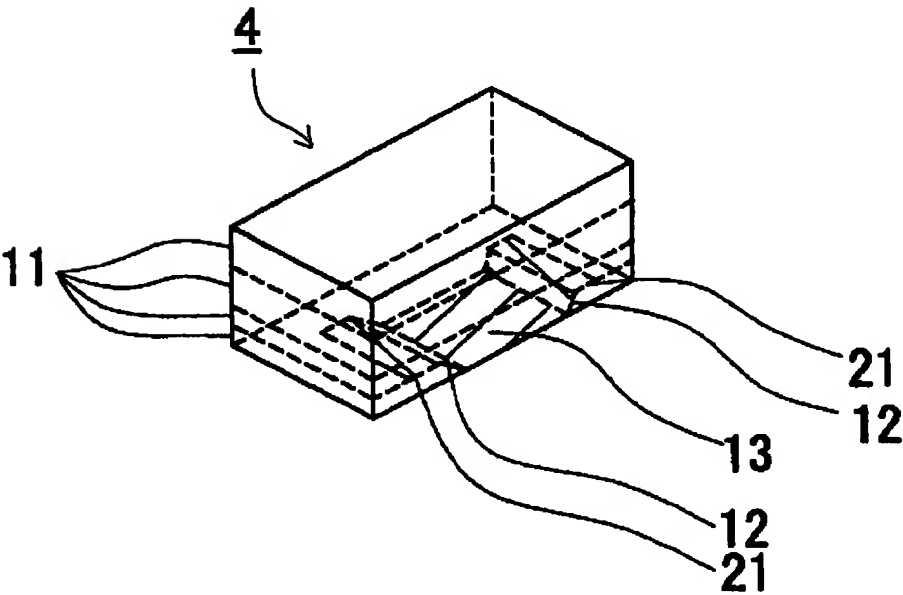
[図12]



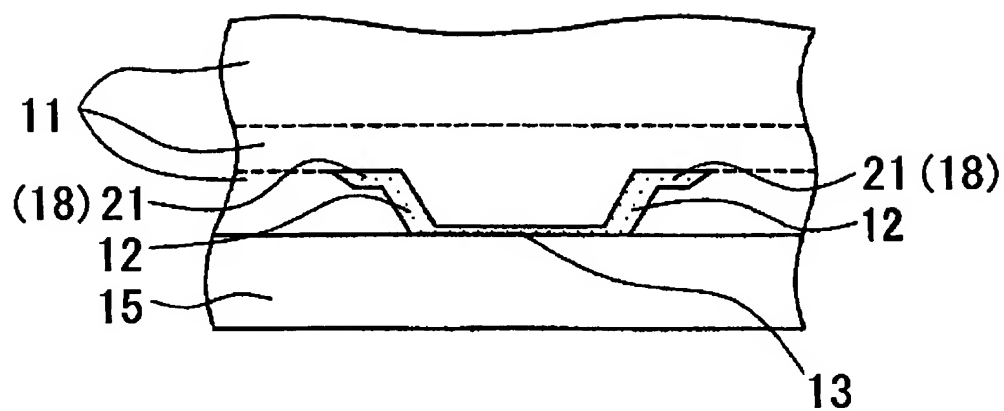
[図13]



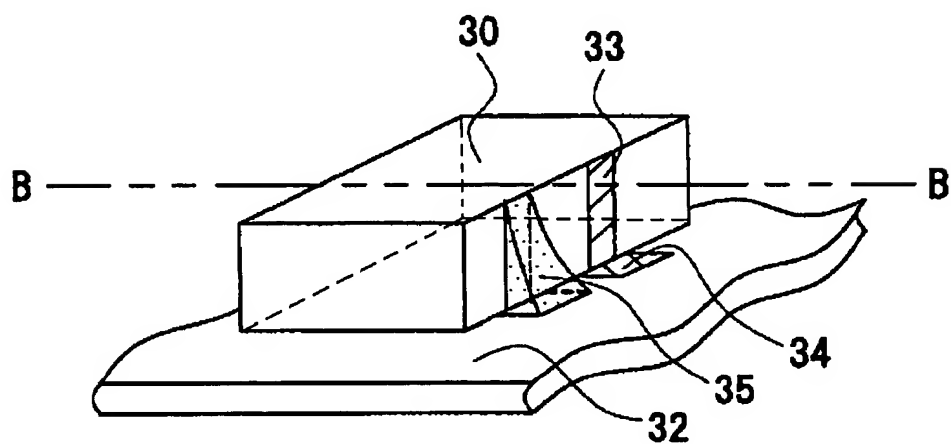
[図14]



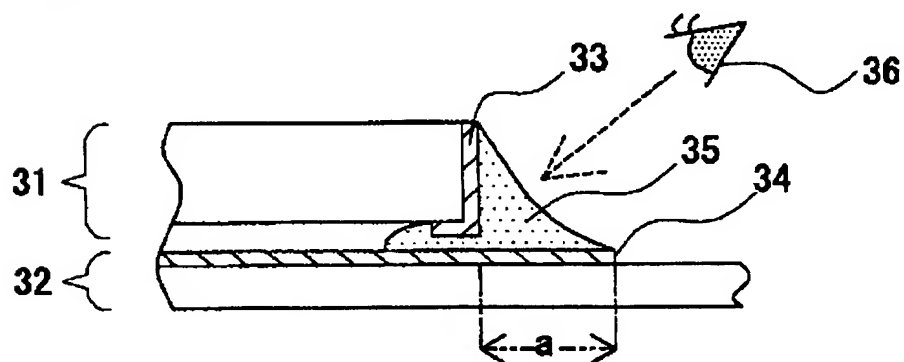
[図15]



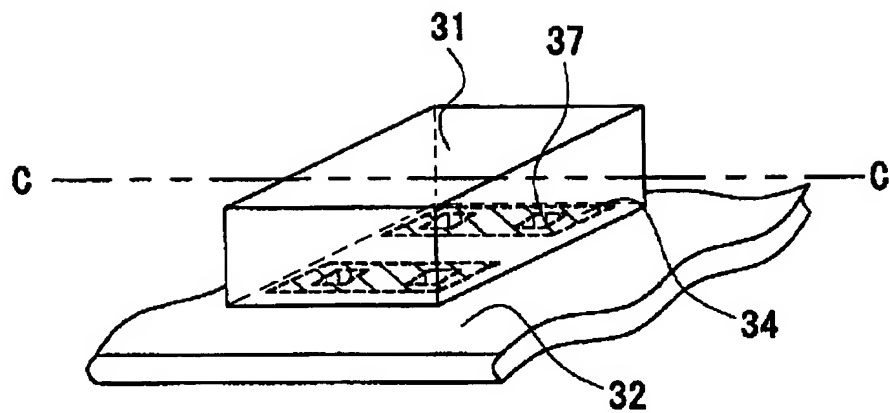
[図16]



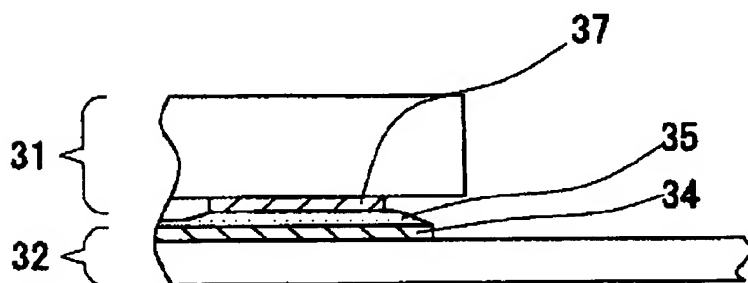
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010188

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01G2/06, H01L23/12, H01G4/228, H05K1/18, H01G4/30

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01G2/06, H01L23/12, H01G4/228, H05K1/18, H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-186092 A (TDK Corp.),	1, 2, 4
Y	09 July, 1999 (09.07.99),	3
A	Par. Nos. [0044] to [0048], Figs. 13 to 22 (Family: none)	5, 6
A	JP 6-53002 A (Rohm Co., Ltd.), 25 February, 1994 (25.02.94), Full text; all drawings (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 October, 2004 (19.10.04)

Date of mailing of the international search report
09 November, 2004 (09.11.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01G 2/06, H01L 23/12, H01G 4/228,
H05K 1/18, H01G 4/30

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01G 2/06, H01L 23/12, H01G 4/228,
H05K 1/18, H01G 4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国登録実用新案公報 1994-2004年
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 11-186092 A (ティーディーケー株式会社) 1999.07.09, 【0044】-【0048】, 【図13】	1, 2, 4
Y	- 【図22】 (ファミリーなし)	3
A		5, 6
A	JP 6-53002 A (ローム株式会社) 1994.02.25, 全文, 全図 (ファミリーなし)	1-6

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

19.10.2004

国際調査報告の発送日

09.11.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

大澤 孝次

5R

7924

電話番号 03-3581-1101 内線 3565

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.